

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-272959

(43)Date of publication of application : 05.10.2001

(51)Int.Cl. G09G 3/36

G02F 1/133

G09G 3/20

H04N 5/66

(21)Application number : 2000-088137 (71)Applicant : CASIO COMPUT CO LTD

(22)Date of filing : 28.03.2000 (72)Inventor : SUZUKI YORIHISA

(54) LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To prevent a DC voltage component applied to liquid crystal from increasing by the fluctuation of a gate voltage and display picture quality from deteriorating in an active matrix type liquid crystal display device.

SOLUTION: In this display device, the voltage VGH of the high level side of the scanning signal of a liquid crystal display panel 10 is applied from a power source supplying circuit 4 and the voltage VGL of a low level side of the scanning

signal is generated based on voltages VGH and VDD by a charge- pump circuit

1. The gate voltage of a TFT depends on the value of the voltage VGH.

Moreover, this voltage VGL is supplied to an amplifier circuit via a resistance R9 to fluctuate the center voltage VCOMDC of a common electrode driving signal.

As a result, for example, when the voltage value of the VGH is increased, the plunging voltage of a liquid crystal application voltage is increased by the increase of the gate voltage and the DC voltage component to be applied to the liquid crystal is increased, however, the VGL is changed in a direction opposite to that of the VGH and since the VCOMDC is controlled in a direction in which it is lowered by the VGL, it is controlled in a direction in which the DC voltage value is reduced.

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's
decision of rejection]

[Kind of final disposal of application
other than the examiner's decision of
rejection or application converted
registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's
decision of rejection]

[Date of requesting appeal against
examiner's decision of rejection]

[Date of extinction of right]

CLAIMS

[Claim(s)]

[Claim 1] The pixel electrode arranged in the shape of a matrix through a thin film transistor near the intersection of two or more signal lines and two or more scan lines, and a this signal line and a scan line, A liquid crystal display panel equipped with the liquid crystal display pixel which consists of the common electrode which counters this pixel electrode, this pixel electrode, and liquid crystal ****(ed) by common inter-electrode, The display driving means which supplies the scan signal which has two signal level to said each scan line, and impresses the status signal based on a video signal to said signal line, It has the common electrode driving means which impresses a common electrode driving signal to said common electrode, and two or more power sources. A current supply means to supply two or more electrical potential differences which contain the 1st electrical potential difference in said scan signal for while to set up signal level at least to said display driving means, An electrical-potential-difference generation means for some electrical potential differences containing said 1st electrical potential difference of two or more electrical potential differences supplied from said current supply means to be supplied, and to generate the 2nd electrical potential difference for setting up the signal level of another side in said scan signal, and to supply said display driving means, The liquid crystal display characterized by having an actuation signal-control means to carry out specified quantity change of either the direct-current-voltage level of said common electrode driving signal, or direct-current-voltage level [of said status signal] ** based on said 1st electrical potential difference.

[Claim 2] said actuation signal-control means -- the direct-current-voltage level of said common electrode driving signal -- or the liquid crystal display according to claim 1 characterized by making it change in the direction which decreases the

direct current voltage impressed to liquid crystal based on the sex for un-of the voltage waveform to which the main voltage level of said status signal impressed to said signal line is impressed by said liquid crystal display pixel.

[Claim 3] Said 2nd electrical potential difference is a liquid crystal display according to claim 1 characterized by being the electrical potential difference which an absolute value is set up including the value of said 1st electrical potential difference, and has the polarity of reverse to the polarity of said 1st electrical potential difference.

[Claim 4] Said 1st electrical potential difference is a liquid crystal display according to claim 1 which is an electrical potential difference by the side of the high level in said scan signal, and is characterized by said 2nd electrical potential difference being an electrical potential difference by the side of a low level in said scan signal.

[Claim 5] Said electrical-potential-difference generation means is a liquid crystal display according to claim 1 characterized by being the charge pump circuit equipped with the charge storage means constituted by two or more capacitors, and two or more switching means.

[Claim 6] Said two or more switching means are liquid crystal displays according to claim 4 characterized by being constituted by the field effect transistor.

[Claim 7] Said electrical-potential-difference generation means is a liquid crystal display according to claim 1 characterized by being formed in said display driving means and one.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] About a liquid crystal display, especially this invention is

equipped with the liquid crystal display panel of a active-matrix mold, and relates to the liquid crystal display driven so that the imbalance of the electrical potential difference impressed to liquid crystal may be amended.

[0002]

[Description of the Prior Art] In recent years, as a display for a computer or television, a liquid crystal display (LCD) is used and the liquid crystal display using an active-matrix mold liquid crystal display panel is especially used abundantly increasingly. Below, the liquid crystal display which used the conventional active-matrix mold liquid crystal display panel is explained with reference to a drawing. Drawing 6 shows the outline configuration of the conventional liquid crystal display. As shown in this drawing, the liquid crystal display has the liquid crystal display panel 10, the signal driver 20, the scan driver 30, the video interface circuitry 40, a controller 50, the current supply circuit 60, the reversal amplifier 70, and amplifier 80.

[0003] The liquid crystal display panel 10 is equipped with the pixel equipped with the pixel electrode arranged in the shape of a matrix so that it may mention later, and the thin film transistor (following, TFT) connected to the pixel electrode, by impressing a common electrode driving signal to the common electrode VCOM, controls the array of liquid crystal and carries out the display output of the predetermined image information while it impresses a display signal level to the pixel electrode chosen by the signal driver 20 and the scan driver 30.

[0004] While supplying the video signal supplied from the exterior to the video interface circuitry 40, generating an RGB code and supplying the reversal amplifier 70 from a video signal, the horizontal and Vertical Synchronizing signal (H, V) based on a video signal are generated, and a controller 50 is supplied. Moreover, based on the level and the Vertical Synchronizing signal (H, V) which are supplied from the video interface circuitry 40, a controller 50 generates a level control signal and a vertical control signal, supplies them to the signal driver 20 and the scan driver 30 respectively, supplies a frame pulse FRP signal to the reversal amplifier 70, and the reversal amplifier 70 generates the RGB reversal

signal which reversed the polarity of an RGB code for every frame and every line, and it supplies it to the signal driver 20.

[0005] The signal driver 20 supplies the RGB reversal signal supplied from the reversal amplifier 70 to each pixel of the liquid crystal display panel 10 based on the level control signal supplied from a controller 50, and the scan driver 30 carries out sequential impression of the scan signal at the liquid crystal display panel 10 based on the vertical control signal supplied from a controller 50.

According to the frame pulse FRP signal supplied from a controller 50, a polarity generates the common electrode driving signal reversed for every frame, and supplies amplifier 80 to the common electrode VCOM of the liquid crystal display panel 10.

[0006] Moreover, the current supply circuit 60 drives the signal driver 20 and the scan driver 30, and supplies a predetermined electrical potential difference required for the display output of the liquid crystal display panel 10. That is, the signal driver 20 and the scan driver 30 are supplied, the electrical potential difference VDD used as the logical circuit driver voltage of each driver and the scan driver 30 are supplied, the electrical potential difference VGL used as the electrical potential difference VGH used as the signal level by the side of the high level of the scan signal impressed to each gate of TFT and the signal level by the side of a low level and the signal driver 20 are supplied, and the electrical potential difference VSH used as the driver voltage of a signal output circuit and five kinds of electrical potential differences of electrical-potential-difference VSS** equivalent to touch-down potential are supplied. It is constituted by these so that alternating current actuation of the liquid crystal of each pixel of the liquid crystal display panel 10 may be carried out.

[0007] Next, drawing 7 shows the circuit diagram for generating the common electrode driving signal in a liquid crystal display. TFT connected at the intersection of signal-line DL extended in the scan line GL and the direction of a train of a matrix which extend the pixel 100 in the liquid crystal display panel 10 to the line writing direction of a matrix, The liquid crystal pixel capacity CLC which

consists of liquid crystal used as the pixel electrode connected to this TFT, and the counterelectrode 5 which counters this pixel electrode at the time of **, It becomes a pixel electrode and the auxiliary capacity electrode 6 from the auxiliary capacity CS which consists of an insulator layer carried out at the time of **, and the common electrode VCOM is connected to them common to the counterelectrode 5 and the auxiliary capacity electrode 6 of each pixel. The frame pulse FRP signal outputted from a controller 50 is supplied to amplifier 80, in amplifier 80, a common electrode driving signal is depended amplifying-circuit 7, is amplified by the required amplitude, and when a main electrical potential difference (direct-current-voltage level; hereafter referred to as VCOMDC) is set up by the variable resistance R8 connected to bias power supply VDD, it is generated.

[0008] The wave impressed to the pixel 100 of the liquid crystal display panel 10 by the above-mentioned actuation is shown in drawing 8 . As shown in this drawing, the scan signal shown in the gate electrode of TFT through a scan line GL at drawing 8 (a) is impressed for every frame, and the RGB reversal signal shown in the source electrode of TFT as a status signal through signal-line DL at drawing 8 (b) is impressed. The main electrical potential difference of this RGB reversal signal is set to VS. Alternating current actuation of the polarity of the electrical potential difference which the common electrode driving signal shown in drawing 8 (c) which reversed the polarity for every frame is impressed to the common electrode VCOM on the other hand, and is impressed to liquid crystal for every frame is reversed and carried out. The main electrical potential difference of this common electrode driving signal is set to VCOMDC. the simple difference of the electrical-potential-difference value of a RGB reversal signal and the electrical-potential-difference value of a common electrode driving signal which show this electrical potential difference to the dotted line of drawing 8 (d) as everyone knows although the electrical potential difference impressed to the liquid crystal of a pixel 100 in this condition turns into an electrical potential difference based on the difference of the RGB reversal signal at the scan signal

impression event, and a common electrode driving signal -- VA does not become but serves as a wave like VLC shown in the continuous line of drawing 8 (d).

[0009] That is, the electrical potential difference impressed to liquid crystal shifts only the diving electrical-potential-difference **V under the effect of the parasitic capacitance CGD between the gate drains of TFT in a pixel 100 shown in drawing 7 . And this **V is expressed with (1) type.

$$**V = VG - CGD / (CGD + CLC + CS) \dots (1)$$

Here, VG is gate voltage impressed to the gate electrode of TFT, and is the amplitude electrical potential difference of the scan signal shown in drawing 8 (a). The average electrical potential difference VP of the electrical potential difference VLC on which the voltage waveform impressed to liquid crystal is no longer an object, and is impressed to liquid crystal to a VCOMDC electrical potential difference by this for every frame will shift to a negative above-mentioned diving electrical-potential-difference **V grade and electrical-potential-difference side to a VCOMDC electrical potential difference, as shown in drawing 8 (d). The direct-current-voltage component of the difference of the VCOMDC electrical potential difference and VP electrical potential difference which are shown in VDC of drawing 8 (d) will be impressed to liquid crystal by this. If this direct-current-voltage component VDC is impressed to liquid crystal, a flicker will arise and the life of about [that display image quality deteriorates] and liquid crystal will also fall. Then, in order to reduce this direct-current-voltage component VDC, to raise display image quality and to prevent degradation of liquid crystal, said VCOMDC electrical potential difference is shifted from the main electrical potential difference VS of a RGB reversal signal to a negative electrical-potential-difference side, and setting it as the value from which this direct-current-voltage component VDC serves as min, and driving is performed.

[0010]

[Problem(s) to be Solved by the Invention] However, the above-mentioned diving electrical-potential-difference **V changes with gate voltage VG so that clearly from (1) type. Therefore, though said VCOMDC electrical potential difference had

been set as the optimal value at the beginning since the value of the above-mentioned driving electrical-potential-difference V_{DC} was also changed when this gate voltage V_G was changed, or when the set point was changed, there was a problem that the direct-current-voltage component V_{DC} impressed to liquid crystal will occur, and degradation of display image quality and lowering of the life of liquid crystal will occur. Moreover, when gate voltage V_G varied for every liquid crystal display, it was necessary to adjust a V_{COMDC} electrical potential difference for every liquid crystal display, and there was a problem that adjustment took great time amount.

[0011] Then, this invention was made in view of the above-mentioned problem, controls the main electrical potential difference of a common electrode driving signal corresponding to gate voltage, maintains at min the direct-current-voltage component impressed to liquid crystal to fluctuation of gate voltage, and aims at offering the liquid crystal display which can control degradation of display image quality, and lowering of the life of liquid crystal.

[0012]

[Means for Solving the Problem] A liquid crystal display according to claim 1 Two or more signal line and two or more scan lines, The pixel electrode arranged in the shape of a matrix through a thin film transistor near the intersection of this signal line and a scan line, A liquid crystal display panel equipped with the liquid crystal display pixel which consists of the common electrode which counters this pixel electrode, this pixel electrode, and liquid crystal ****(ed) by common inter-electrode, The display driving means which supplies the scan signal which has two signal level to said each scan line, and impresses the status signal based on a video signal to said signal line, It has the common electrode driving means which impresses a common electrode driving signal to said common electrode, and two or more power sources. A current supply means to supply two or more electrical potential differences which contain the 1st electrical potential difference in said scan signal for while to set up signal level at least to said display driving means, An electrical-potential-difference generation means for some electrical

potential differences containing said 1st electrical potential difference of two or more electrical potential differences supplied from said current supply means to be supplied, and to generate the 2nd electrical potential difference for setting up the signal level of another side in said scan signal, and to supply said display driving means, It is characterized by having an actuation signal-control means to carry out specified quantity change of either the direct-current-voltage level of said common electrode driving signal, or direct-current-voltage level [of said status signal] ** based on said 1st electrical potential difference.

[0013] A liquid crystal display according to claim 2 is set to a liquid crystal display according to claim 1. Said actuation signal-control means The direct-current-voltage level of said common electrode driving signal or the main voltage level of said status signal impressed to said signal line The liquid crystal display according to claim 3 characterized by making it change in the direction which decreases the direct current voltage impressed to liquid crystal based on the sex for un-of the voltage waveform impressed to said liquid crystal pixel by said status signal In a liquid crystal display according to claim 1, said 2nd electrical potential difference is characterized by being the electrical potential difference which an absolute value is set up including the value of said 1st electrical potential difference, and has the polarity of reverse to the polarity of said 1st electrical potential difference. A liquid crystal display according to claim 4 is an electrical potential difference by the side of high level [in / in said 1st electrical potential difference / said scan signal] in a liquid crystal display according to claim 1, and said 2nd electrical potential difference is characterized by being an electrical potential difference by the side of a low level in said scan signal. A liquid crystal display according to claim 5 is characterized by said electrical-potential-difference generation means being the charge pump circuit equipped with the charge storage means constituted by two or more capacitors, and two or more switching means in a liquid crystal display according to claim 1.

[0014] A liquid crystal display according to claim 6 is characterized by said two or more switching means being constituted by the field effect transistor in a liquid

crystal display according to claim 4. A liquid crystal display according to claim 7 is characterized by forming said electrical-potential-difference generation means in said display driving means and one in a liquid crystal display according to claim 1.

[0015]

[Embodiment of the Invention] Hereafter, the gestalt of operation of this invention is explained with reference to a drawing. Drawing 1 is the outline block diagram showing the important section in 1 operation gestalt of the display driving gear concerning this invention. Here, about a configuration equivalent to the conventional technique shown in said drawing 6, the same sign is attached and the explanation is simplified. As shown in drawing, the liquid crystal display concerning this operation gestalt has the liquid crystal display panel 10, the signal driver 20, the video interface circuitry 40, the controller 50, the charge pump circuit 1, the scan driver 2, the amplifier 3, and the current supply circuit 4 of an active-matrix mold.

[0016] The above-mentioned liquid crystal display panel 10, the signal driver 20, the video interface circuitry 40, the controller 50, and the scan driver 2 have the configuration equivalent to the conventional technique mentioned above.

However, from the scan driver 2, the vertical control clock CKV contained in a vertical control signal is outputted, and the charge pump circuit 1 is supplied so that it may mention later. That is, the signal driver 20 supplies a predetermined signal level to each pixel electrode of the liquid crystal display panel 10 based on the level control signal from a controller 50, and, on the other hand, the scan driver 2 impresses a signal level to the pixel electrode chosen by each pixel 100 of the liquid crystal display panel 10 by carrying out sequential impression of the scan signal, and considering as a selection condition based on the vertical control signal from a controller 50.

[0017] Moreover, by generating a level control signal including a clock signal, and a vertical control signal based on the horizontal from the video interface circuitry 40, and a Vertical Synchronizing signal (H, V), and supplying respectively the

signal driver 20 and the scan driver 2, a controller 50 impresses a signal level to a pixel electrode to predetermined timing, and performs control which displays desired image information on the liquid crystal display panel 10. The current supply circuit 4 supplies electrical potential differences VDD, VSS, and VGH to the scan driver 2 while supplying electrical potential differences VDD, VSS, and VSH to the signal driver 20. Here, each electrical potential differences VDD, VSS, VSH, and VGH are the same as each electrical potential difference in the conventional technique. And in this operation gestalt, the electrical potential difference VGL used as the signal level by the side of the low level of a scan signal is not supplied from the current supply circuit 4, but is supplied through the following charge pump circuit 1. This charge pump circuit 1 operates based on the vertical control clock CKV which is supplied from the scan driver 2 and which is contained in a vertical control signal, from electrical potential differences VDD, VSS, and VGH, generates an electrical potential difference VGL and supplies it to the scan driver 2 so that it may mention later.

[0018] Next, the electrical potential difference VGL generated by the charge pump circuit 1 is supplied, and the main electrical potential difference VCOMDC generates the common electrode driving signal controlled corresponding to the value of an electrical potential difference VGL, and supplies amplifier 3 to the common electrode VCOM of the liquid crystal display panel 10 so that it may mention later, while a polarity is reversed for every frame like the conventional technique according to the frame pulse FRP signal supplied from a controller 50.

[0019] Drawing 2 shows the configuration for generating the above-mentioned common electrode driving signal, and drawing 3 shows 1 operation gestalt of the circuit diagram of the charge pump circuit 1 and the current supply circuit 4. As shown in drawing, the frame pulse FRP signal with which a common electrode driving signal is outputted from a controller 50 is supplied to amplifier 3. While a main electrical potential difference (VCOMDC) is adjusted by the variable resistance R8 in amplifier 3 which was caused amplifying-circuit 7, was amplified by the required amplitude, and was connected to bias power supply VDD By

connecting the electrical potential difference VGL generated by the charge pump circuit 1 through resistance R9, a VCOMDC electrical potential difference is set up corresponding to an electrical potential difference VGL.

[0020] Next, generation of the electrical potential difference VGL by the charge pump circuit 1 is performed as follows. That is, the current supply circuit 5 has the power sources V1, V2, and V3 according to individual by which the negative electrode side was connected to touch-down potential (0V), an electrical potential difference VDD is supplied by the power source V1, an electrical potential difference VGH is supplied by the power source V2, and an electrical potential difference VSH is supplied by the power source V3. And the charge pump circuit 1 is equipped with three capacitors C1, C2, and C3, a capacitor C1 is connected to an electrical potential difference VSS through a switch SWA 2 while connecting with an electrical potential difference VGH through a switch SWA 1, and a capacitor C2 is connected to an electrical potential difference VSS through a switch SWA 4 while connecting with an electrical potential difference VDD through a switch SWA 3. Moreover, a switch SWB1 is formed between a capacitor C1, the contact N1 with a switch SWA 1, and an electrical potential difference VSS, and the switch SWB2 is formed between the capacitor C1, the contact N2 with a switch SWA 2, and a capacitor C2 and the contact N3 with a switch SWA 3. Furthermore, the electrical potential difference VGL on which the switch SWB3 was formed between a capacitor C2, the contact N4 with a switch SWA 4, and the other end, the contact of a capacitor C3 and a switch SWB3 was made into the output contact Nout, and the capacitor C3 was generated by the charge pump circuit 1 while the end was connected to the electrical potential difference VSS is outputted from an output contact Nout.

[0021] Drawing 4 is the state transition diagram showing actuation of the charge pump circuit 1. Each switches SWA1-SWA4 in the charge pump circuit 1, and SWB1-SWB3 are controlled to carry out ON/OFF actuation from the LCD controller 50 synchronizing with the vertical control clock CKV contained in the vertical control signal supplied to the scan driver 2 to be shown in drawing. That

is, as shown in drawing 4 (a), as for the period of L (low level), and switches SWA1-SWA4, the vertical control clock CKV serves as ON, and switches SWB1-SWB3 serve as OFF. At this time, an electrical potential difference VGH and an electrical potential difference VSS are impressed to the ends of a capacitor C1, an electrical potential difference VDD and an electrical potential difference VSS are impressed to the ends of a capacitor C2, the charge equivalent to the potential difference between electrical-potential-difference VGH-VSS is accumulated in a capacitor C1, and the charge equivalent to the potential difference between electrical-potential-difference VDD-VSS is accumulated in a capacitor C2.

[0022] Next, as shown in drawing 4 (b), as for the period of H (high-level), and switches SWA1-SWA4, the vertical control clock CKV serves as OFF, and switches SWB1-SWB3 serve as ON. While capacitors C1 and C2 are connected to a serial at this time, a capacitor C3 is connected to juxtaposition through the capacitors C1 and C2 and output contact Nout by which the series connection was carried out. Since capacitors C1 and C2 are connected between the electrical potential differences VSS and output contacts Nout which have touch-down potential, the electrical potential difference VGL outputted from an output contact Nout turns into a negative electrical potential difference of $-(VGH+VDD)$ by which the polarity was reversed while having total $(VGH+VDD)$ of the electrical potential difference equivalent to the charge accumulated in capacitors C1 and C2. These actuation is repeated synchronizing with the vertical control clock CKV.

[0023] That is, the electrical potential difference VGL generated by the charge pump circuit 1 serves as a value shown by (2) formulas, and if VDD is fixed, an absolute value will serve as reversed polarity depending on VGH.

$$VGL = -(VGH + VDD) \dots (2)$$

On the other hand, as mentioned above, diving electrical-potential-difference VGL is expressed with (1) type, and the value is proportional to gate voltage VG.

Since this gate voltage VG is the amplitude electrical potential difference of a

scan signal, that value totals the absolute value of VGH and VGL. However, since the absolute value of the electrical potential difference VGL generated by the above-mentioned charge pump circuit 1 serves as the sum total of VGH and VDD as mentioned above, gate voltage VG serves as a value shown by (3) formulas.

$$VG=2 VGH+VDD \dots (3)$$

Therefore, if gate voltage VG has fixed VDD, it will be dependent on VGH and driving electrical-potential-difference **V will be dependent on VGH in connection with it.

[0024] When the electrical-potential-difference value of VGH increases from initial value V0 by this as shown in drawing 5 for example, (3) VG increases by the formula, and jump in by it and electrical-potential-difference **V increases. The average electrical potential difference VP of the electrical potential difference VLC impressed to the liquid crystal shown in drawing 8 (d) falls, and while the VCOMDC electrical potential difference has been initial value, in a fixed case, the direct-current-voltage component VDC which is the difference of a VCOMDC electrical potential difference and the average electrical potential difference VP increases. However, it is controlled by (2) types in the direction in which the direct-current-voltage component VDC which is the difference of a VCOMDC electrical potential difference and the average electrical potential difference VP decreases by VGH's changing to hard flow and controlling an electrical potential difference VGL in the direction to which a VCOMDC electrical potential difference falls by it. Therefore, the fluctuation of the value of the direct-current-voltage component VDC impressed to liquid crystal by fluctuation of the electrical-potential-difference value of a VGH electrical potential difference can be controlled by setting up suitably the value of the resistance R9 connected between a VCOMDC electrical potential difference and an electrical potential difference VGL, and making the change property of a VCOMDC electrical potential difference over VGH become comparable as the change property of VP electrical potential difference over VGH. And degradation of display image quality

and generating of lowering of the life of liquid crystal can be controlled by it.

[0025] In addition, in the above-mentioned operation gestalt, although it was made to change a VCOMDC electrical potential difference with the electrical potential difference VGL generated by the charge pump circuit 1, this invention is not limited to this. It cannot be overemphasized instead of in short, controlling the main electrical potential difference VCOMDC of a common electrode driving signal as mentioned above, since the electrical potential difference impressed to liquid crystal is an electrical potential difference based on the potential difference of the electrical-potential-difference value of a RGB reversal signal, and the electrical-potential-difference value of a common electrode driving signal that you may make it a VCOMDC electrical potential difference control the main electrical potential difference (direct-current-voltage level) of a RGB reversal signal to hard flow. Based on an electrical potential difference VGH, it may be made to perform control in this case.

[0026] Moreover, since the number of the power sources with which the current supply circuit 4 is equipped by having generated the electrical potential difference VGL by the charge pump circuit 1 is reducible, while being able to simplify the configuration of a current supply circuit and being able to miniaturize circuit magnitude, the cutback of product cost can be aimed at.

[0027] Furthermore, although each switches SWA1-SWA4 of the charge pump circuit 1 in drawing 3 , and SWB1-SWB3 are specifically constituted by a certain solid state switch component, especially the configuration is not limited and may consist of switching devices according [for example,] to an MOS transistor.

Moreover, you may make it constitute from a solid state switch component by the component which constitutes the scan driver 2, and the same component, and may make it form the scan driver 2 and the charge pump circuit 1 in one in that case. Since the charge pump circuit 1 is integrated and carried in the scan driver 2 when it forms in one, buildup of the area of the actuation circuit by addition of the charge pump circuit 1 can be controlled.

[0028] Moreover, it cannot be overemphasized that you may be what the circuitry

of the current supply circuit 4 shown in drawing 3 or the charge pump circuit 1 shows an example, and has other configurations. Yes, such as the vertical control clock CKV, what is necessary is in short, to repeat successively the charge to a capacitor, and a series of actuation called the output to an output contact, and to just be constituted corresponding to the low cycle, so that the electrical potential difference of VGL can be obtained based on the electrical potential difference of VGH when the charge pump circuit 1 generates the electrical potential difference of VGL. Furthermore, a VGL electrical potential difference is supplied by the current supply circuit, and you may constitute so that a charge pump circuit may generate a VGH electrical potential difference.

[0029]

[Effect of the Invention] According to invention according to claim 1, two or more signal line and two or more scan lines, The pixel electrode arranged in the shape of a matrix through a thin film transistor near the intersection of this signal line and a scan line, The liquid crystal display panel which is equipped with the liquid crystal display pixel which consists of the common electrode which counters this pixel electrode, this pixel electrode, and liquid crystal ****(ed) by common inter-electrode, and is equipped with **, The display driving means which supplies a scan signal to a scan line and impresses the status signal based on a video signal to a signal line, It has the common electrode driving means which impresses a common electrode driving signal to a common electrode, and two or more power sources. A current supply means to supply two or more electrical potential differences which contain the 1st electrical potential difference in said scan signal for while to set up signal level at least to said display driving means, An electrical-potential-difference generation means for some electrical potential differences containing said 1st electrical potential difference of two or more electrical potential differences supplied from said current supply means to be supplied, and to generate the 2nd electrical potential difference for setting up the signal level of another side in said scan signal, and to supply said display driving means, By having an actuation signal-control means to carry out specified

quantity change of either the direct-current-voltage level of said common electrode driving signal, or direct-current-voltage level [of said status signal] ** based on said 1st electrical potential difference The scan signal-level amplitude is set up based on said 1st electrical potential difference, and it corresponds to driving electrical-potential-difference **V in the liquid crystal applied voltage which changes according to this scan signal-level amplitude. Since the direct-current-voltage level of said common electrode driving signal or said status signal can be changed, while not being based on fluctuation of said 1st electrical potential difference but being able to hold display image quality good, the number of the power sources with which said current supply means is equipped can be reduced, and circuit magnitude can be miniaturized.

[0030] Since it can be made to change in the direction which decreases the direct current voltage impressed to liquid crystal based on the sex for un-of the voltage waveform to which the direct-current-voltage level of a common electrode driving signal or the direct-current-voltage level of said status signal is impressed by said liquid crystal display pixel according to invention according to claim 2, it cannot be based on fluctuation of said 1st electrical potential difference, but the direct current voltage impressed to liquid crystal can always be reduced. According to invention according to claim 3, since said 2nd electrical potential difference is generated in said electrical-potential-difference generation means as an electrical potential difference on which an absolute value has the polarity of reverse to the polarity of the 1st electrical potential difference including the value of said 1st electrical potential difference, the amplitude electrical potential difference of a scan signal can be set up based on the 1st electrical potential difference.

[0031] According to invention according to claim 4, since it is an electrical potential difference by the side of the high level in a scan signal and said 2nd electrical potential difference is an electrical potential difference by the side of a low level in a scan signal, said 1st electrical potential difference can set up the amplitude electrical potential difference of a scan signal based on the 1st electrical potential difference. According to invention according to claim 5 or 6,

since said electrical-potential-difference generation means can constitute this switching means by the field effect transistor while being able to reduce the number of the power sources with which said current supply means is equipped when constituted by the charge pump circuit which has the charge storage means constituted by two or more capacitors, and two or more switching means, it can be formed according to the same process as a display driving means or a liquid crystal display panel. According to invention according to claim 7, since it can form in a driver element and one, small integration can be carried out and said electrical-potential-difference generation means can be constituted.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the outline block diagram showing the configuration of the liquid crystal display concerning the operation gestalt of this invention.

[Drawing 2] It is the block diagram which is applied to the liquid crystal display concerning 1 operation gestalt and in which showing the configuration for common electrode driving signal generation.

[Drawing 3] It is the circuit diagram showing the example of a concrete configuration of the current supply circuit applied to the liquid crystal display concerning 1 operation gestalt, and a charge pump circuit.

[Drawing 4] It is the state transition diagram showing actuation of the charge pump circuit applied to the liquid crystal display concerning 1 operation gestalt.

[Drawing 5] It is drawing showing the relation of the VGH electrical potential difference and each electrical potential difference in liquid crystal applied voltage in the liquid crystal display concerning 1 operation gestalt.

[Drawing 6] It is the outline block diagram showing the configuration of the liquid crystal display in the conventional technique.

[Drawing 7] It is the block diagram which is applied to the liquid crystal display in the conventional technique and in which showing the configuration for common electrode driving signal generation.

[Drawing 8] It is drawing showing the voltage waveform impressed to the pixel of a liquid crystal display panel.

[Description of Notations]

1 Charge Pump Circuit

2 30 Scan driver

3 80 Amplifier

4 60 Current supply circuit

5 Counterelectrode

6 Auxiliary Capacity Electrode

7 Amplifier

R8 Variable resistance

R9 Resistance

10 Liquid Crystal Display Panel

50 Controller

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-272959

(P2001-272959A)

(43) 公開日 平成13年10月5日 (2001.10.5)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード* (参考)
G 0 9 G 3/36		G 0 9 G 3/36	2 H 0 9 3
G 0 2 F 1/133	5 2 5	G 0 2 F 1/133	5 2 5 5 C 0 0 6
	5 5 0		5 5 0 5 C 0 5 8
G 0 9 G 3/20	6 2 4	G 0 9 G 3/20	6 2 4 C 5 C 0 8 0
	6 7 0		6 7 0 J

審査請求 未請求 請求項の数 7 O L (全 9 頁) 最終頁に続く

(21) 出願番号 特願2000-88137(P2000-88137)

(22) 出願日 平成12年3月28日 (2000.3.28)

(71) 出願人 000001443

カシオ計算機株式会社

東京都渋谷区本町1丁目6番2号

(72) 発明者 鈴木 順久

東京都八王子市石川町2951番地の5 カシオ計算機株式会社八王子研究所内

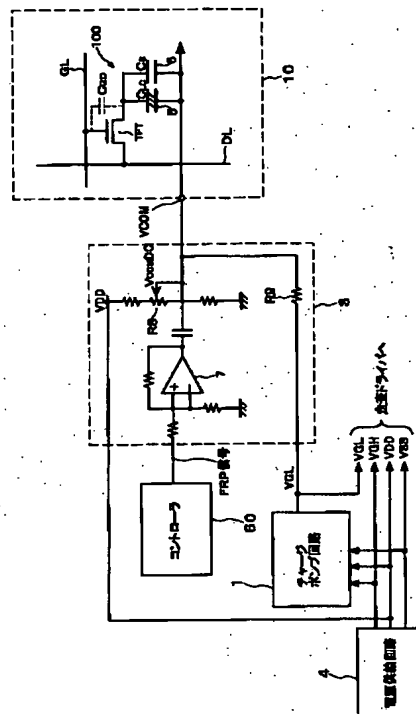
最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【要約】 (修正有)

【課題】 アクティブマトリックス型液晶表示装置において、ゲート電圧の変動によって液晶に印加される直流電圧成分が増加し、表示画質が劣化することを抑制する。

【解決手段】 液晶表示パネル10の走査信号の高レベル側の電圧V_{GH}は電源供給回路4より印加され、低レベル側の電圧V_{GL}はチャージポンプ回路1により、電圧V_{GH}及びV_{DD}に基づいて生成され、TFTのゲート電圧は電圧V_{GH}の値に依存する。また、このV_{GL}が抵抗R₉を介してアンプ回路に供給され、共通電極駆動信号の中心電圧V_{COMDC}を変動させる。これによって、例えば、V_{GH}の電圧値が増加した場合、ゲート電圧の増加により液晶印加電圧の飛び込み電圧が増加し、液晶に印加される直流電圧成分が増加するが、電圧V_{GL}はV_{GH}とは逆方向に変化し、V_{GL}によってV_{COMDC}電圧が低下する方向に制御されることにより、直流電圧成分が減少する方向に制御される。



【特許請求の範囲】

【請求項1】 複数の信号ラインおよび複数の走査ラインと、該信号ラインと走査ラインとの交点近傍に薄膜トランジスタを介してマトリックス状に配置された画素電極と、該画素電極に対向する共通電極と、該画素電極と共通電極間に挟持された液晶よりなる液晶表示画素とを備える液晶表示パネルと、

前記各走査ラインに二つの信号レベルを有する走査信号を供給し、前記信号ラインに映像信号に基づく表示信号を印加する表示駆動手段と、

前記共通電極に共通電極駆動信号を印加する共通電極駆動手段と、

複数の電源を備え、少なくとも前記走査信号における一方の信号レベルを設定するための第1の電圧を含む複数の電圧を前記表示駆動手段に供給する電源供給手段と、前記電源供給手段より供給される複数の電圧の、前記第1の電圧を含む一部の電圧を供給されて、前記走査信号における他方の信号レベルを設定するための第2の電圧を生成し、前記表示駆動手段に供給する電圧生成手段と、

前記共通電極駆動信号の直流電圧レベル、又は前記表示信号の直流電圧レベル、の何れか一方を、前記第1の電圧に基づいて所定量変化させる駆動信号制御手段と、を有していることを特徴とする液晶表示装置。

【請求項2】 前記駆動信号制御手段は、前記共通電極駆動信号の直流電圧レベルを、又は前記信号ラインに印加される前記表示信号の中心電圧レベルを、前記液晶表示画素に印加される電圧波形の非対象性に基づいて液晶に印加される直流電圧を減少させる方向に変化させることを特徴とする請求項1記載の液晶表示装置。

【請求項3】 前記第2の電圧は、絶対値が前記第1の電圧の値を含んで設定され、且つ、前記第1の電圧の極性に対し、逆の極性を有する電圧であることを特徴とする請求項1記載の液晶表示装置。

【請求項4】 前記第1の電圧は、前記走査信号におけるハイレベル側の電圧であり、前記第2の電圧は前記走査信号におけるロウレベル側の電圧であることを特徴とする請求項1記載の液晶表示装置。

【請求項5】 前記電圧生成手段は、複数のコンデンサにより構成される電荷蓄積手段と、複数のスイッチ手段とを備えたチャージポンプ回路であることを特徴とする請求項1記載の液晶表示装置。

【請求項6】 前記複数のスイッチ手段は、電界効果型トランジスタにより構成されることを特徴とする、請求項4記載の液晶表示装置。

【請求項7】 前記電圧生成手段は、前記表示駆動手段と一体に形成されていることを特徴とする請求項1記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、液晶表示装置に関し、特に、アクティブマトリクス型の液晶表示パネルを備え、液晶に印加される電圧のアンバランスを補正するように駆動する液晶表示装置に関する。

【0002】

【従来の技術】 近年、コンピュータやテレビ用のディスプレイとして、液晶表示装置（LCD）が用いられ、特にアクティブマトリクス型液晶表示パネルを用いた液晶表示装置が多用されるようになってきている。以下に、従来のアクティブマトリクス型液晶表示パネルを用いた液晶表示装置について、図面を参照して説明する。図6は従来の液晶表示装置の概略構成を示したものである。同図に示すように、液晶表示装置は、液晶表示パネル10、信号ドライバ20、走査ドライバ30、ビデオインターフェース回路40、コントローラ50、電源供給回路60、反転アンプ70、及び、アンプ80、とを有している。

【0003】 液晶表示パネル10は、後述するように、マトリクス状に配置された画素電極を備える画素と、画素電極に接続された薄膜トランジスタ（以下、TFT）を備え、信号ドライバ20及び走査ドライバ30により選択された画素電極に表示信号電圧を印加するとともに、共通電極VCOMに共通電極駆動信号を印加することにより液晶の配列を制御して所定の画像情報を表示出力する。

【0004】 ビデオインターフェース回路40には外部より供給される映像信号が供給され、映像信号よりRGB信号を生成して反転アンプ70に供給するとともに、映像信号に基づく水平、垂直同期信号（H、V）を生成してコントローラ50に供給する。また、コントローラ50は、ビデオインターフェース回路40から供給される水平、垂直同期信号（H、V）に基づき、水平制御信号、及び、垂直制御信号を生成して信号ドライバ20及び走査ドライバ30に各々供給し、反転アンプ70にフレームパルスFRP信号を供給し、反転アンプ70は、RGB信号の極性をフレーム毎もしくはライン毎に反転させたRGB反転信号を生成し、信号ドライバ20に供給する。

【0005】 信号ドライバ20は、反転アンプ70から供給されるRGB反転信号を、コントローラ50から供給される水平制御信号に基づいて、液晶表示パネル10の各画素に供給し、走査ドライバ30は、コントローラ50から供給される垂直制御信号に基づいて、走査信号を液晶表示パネル10に順次印加する。アンプ80は、コントローラ50から供給されるフレームパルスFRP信号に従って極性がフレーム毎に反転する共通電極駆動信号を生成し、液晶表示パネル10の共通電極VCOMに供給する。

【0006】 また、電源供給回路60は、信号ドライバ20及び走査ドライバ30を駆動し、液晶表示パネル1

0の表示出力に必要な所定の電圧を供給する。すなわち、信号ドライバ20及び走査ドライバ30に供給され、各ドライバの論理回路駆動電圧となる電圧VDD、走査ドライバ30に供給され、各TFTのゲートに印加される走査信号のハイレベル側の信号電圧となる電圧VGH及びローレベル側の信号電圧となる電圧VGL、信号ドライバ20に供給され、信号出力回路の駆動電圧となる電圧VSH、及び接地電位に相当する電圧VSS、の5種類の電圧を供給する。これらにより、液晶表示パネル10の各画素の液晶が交流駆動されるように構成されている。

【0007】次に、図7は、液晶表示装置における共通電極駆動信号を生成するための回路図を示す。液晶表示パネル10における画素100は、マトリクスの行方向に延伸する走査ラインGLとマトリクスの列方向に延伸する信号ラインDLの交点に接続されたTFTと、このTFTに接続された画素電極と、この画素電極に対向する対向電極5に挟持された液晶よりなる液晶画素容量CLと、画素電極と補助容量電極6に挟持された絶縁膜よりなる補助容量CSとよりなり、共通電極VCOMは各画素の対向電極5及び補助容量電極6に共通に接続される。共通電極駆動信号は、コントローラ50から出力されるフレームパルスFRP信号がアンプ80に供給され、アンプ80において、増幅回路7によって必要な振幅に増幅され、バイアス電源VDDに接続された可変抵抗R8によって中心電圧（直流電圧レベル；以下、VCOMDCとする）が設定されることによって生成される。

【0008】上記の駆動により液晶表示パネル10の画素100に印加される波形を図8に示す。同図に示すように、走査ラインGLを介してTFTのゲート電極に図8(a)に示す走査信号がフレーム毎に印加され、信号ラインDLを介してTFTのソース電極に表示信号として図8(b)に示すRGB反転信号が印加される。このRGB反転信号の中心電圧をVSとする。一方、共通電極VCOMにはフレーム毎に極性を反転させた図8

(c)に示す共通電極駆動信号が印加され、フレーム毎に液晶に印加される電圧の極性が反転されて交流駆動される。この共通電極駆動信号の中心電圧をVCOMDCとする。この状態で画素100の液晶に印加される電圧は走査信号印加時点のRGB反転信号と共通電極駆動信号との差に基づく電圧となるが、周知のように、この電圧は、図8(d)の点線に示す、RGB反転信号の電圧値と共通電極駆動信号の電圧値との単純な差分VAとはならず、図8(d)の実線に示すVLCのような波形となる。

【0009】すなわち、図7に示す、画素100におけるTFTのゲート・ドレイン間の寄生容量CGDの影響による飛び込み電圧ΔVだけ液晶に印加される電圧がシフトする。そして、このΔVは(1)式で表される。

$$\Delta V = V_G \cdot C_{GD} / (C_{GD} + C_L + C_S) \dots (1)$$

ここで、VGはTFTのゲート電極に印加されるゲート電圧であり、図8(a)に示す走査信号の振幅電圧である。これにより、液晶に印加される電圧波形がフレーム毎にVCOMDC電圧に対して対象ではなくなり、液晶に印加される電圧VLCの平均電圧Vpは、図8(d)に示すように、VCOMDC電圧に対して上記飛び込み電圧ΔV程度、負電圧側にずれることになる。これによって、図8(d)のVDCに示す、VCOMDC電圧とVp電圧との差分の直流電圧成分が液晶に印加されることになる。この直流電圧成分VDCが液晶に印加されるとフリッカーが生じ、表示画質が劣化するばかりか、液晶の寿命も低下する。そこで、この直流電圧成分VDCを低減し、表示画質を向上させ、液晶の劣化を防止するために、前記VCOMDC電圧をRGB反転信号の中心電圧VSから負電圧側にずらし、この直流電圧成分VDCが最小となる値に設定して駆動することが行われている。

【0010】

【発明が解決しようとする課題】しかしながら、上記飛び込み電圧ΔVは、(1)式から明らかなように、ゲート電圧VGによって変化する。従って、このゲート電圧VGが変動した場合、あるいは設定値を変更した場合、上記飛び込み電圧ΔVの値も変動してしまうため、前記VCOMDC電圧を当初、最適な値に設定していたとしても、液晶に印加される直流電圧成分VDCが発生し、表示画質の劣化や、液晶の寿命の低下が発生してしまうという問題があった。また、液晶表示装置毎にゲート電圧VGがばらついている場合、液晶表示装置毎にVCOMDC電圧を調整することが必要となり、調整に多大な時間を要する、という問題があった。

【0011】そこで、本発明は、上記の問題に鑑みなされたもので、共通電極駆動信号の中心電圧をゲート電圧に対応して制御し、ゲート電圧の変動に対して液晶に印加される直流電圧成分を最小に保ち、表示画質の劣化および液晶の寿命の低下を抑制することができる液晶表示装置を提供することを目的とする。

【0012】

【課題を解決するための手段】請求項1記載の液晶表示装置は、複数の信号ラインおよび複数の走査ラインと、該信号ラインと走査ラインとの交点近傍に薄膜トランジスタを介してマトリックス状に配置された画素電極と、該画素電極に対向する共通電極と、該画素電極と共通電極間に挟持された液晶よりなる液晶表示画素とを備える液晶表示パネルと、前記各走査ラインに二つの信号レベルを有する走査信号を供給し、前記信号ラインに映像信号に基づく表示信号を印加する表示駆動手段と、前記共通電極に共通電極駆動信号を印加する共通電極駆動手段と、複数の電源を備え、少なくとも前記走査信号における一方の信号レベルを設定するための第1の電圧を含む複数の電圧を前記表示駆動手段に供給する電源供給手段と、前記電源供給手段より供給される複数の電圧の、前

記第1の電圧を含む一部の電圧を供給されて、前記走査信号における他方の信号レベルを設定するための第2の電圧を生成し、前記表示駆動手段に供給する電圧生成手段と、前記共通電極駆動信号の直流電圧レベル、又は前記表示信号の直流電圧レベル、の何れか一方を、前記第1の電圧に基づいて所定量変化させる駆動信号制御手段とを有していることを特徴とする。

【0013】請求項2記載の液晶表示装置は、請求項1記載の液晶表示装置において、前記駆動信号制御手段は、前記共通電極駆動信号の直流電圧レベルを、又は前記信号ラインに印加される前記表示信号の中心電圧レベルを、前記表示信号によって前記液晶画素に印加される電圧波形の非対象性に基づいて液晶に印加される直流電圧を減少させる方向に変化させることを特徴とする。

請求項3記載の液晶表示装置は、請求項1記載の液晶表示装置において、前記第2の電圧は、絶対値が前記第1の電圧の値を含んで設定され、且つ、前記第1の電圧の極性に対し、逆の極性を有する電圧であることを特徴とする。請求項4記載の液晶表示装置は、請求項1記載の液晶表示装置において、前記第1の電圧は、前記走査信号におけるハイレベル側の電圧であり、前記第2の電圧は前記走査信号におけるロウレベル側の電圧であることを特徴とする。請求項5記載の液晶表示装置は、請求項1記載の液晶表示装置において、前記電圧生成手段は、複数のコンデンサにより構成される電荷蓄積手段と、複数のスイッチ手段とを備えたチャージポンプ回路であることを特徴とする。

【0014】請求項6記載の液晶表示装置は、請求項4記載の液晶表示装置において、前記複数のスイッチ手段は、電界効果型トランジスタにより構成されることを特徴とする。請求項7記載の液晶表示装置は、請求項1記載の液晶表示装置において、前記電圧生成手段は、前記表示駆動手段と一体に形成されていることを特徴とする。

【0015】

【発明の実施の形態】以下、本発明の実施の形態を、図面を参照して説明する。図1は、本発明に係る表示駆動装置の一実施形態における要部を示す概略構成図である。ここで、前記図6に示した従来技術と同等の構成については、同一の符号を付してその説明を簡略化する。図に示すように、本実施形態に係る液晶表示装置は、アクティブマトリックス型の液晶表示パネル10、信号ドライバ20、ビデオインターフェース回路40、コントローラ50、チャージポンプ回路1、走査ドライバ2、アンプ3、及び、電源供給回路4を有する。

【0016】上記液晶表示パネル10、信号ドライバ20、ビデオインターフェース回路40、コントローラ50、及び、走査ドライバ2は、上述した従来技術と同等の構成を有している。但し、後述するように、走査ドライバ2から、垂直制御信号に含まれる垂直制御クロック

CKVが出力され、チャージポンプ回路1に供給される。すなわち、信号ドライバ20は、コントローラ50からの水平制御信号に基づいて、液晶表示パネル10の各画素電極に所定の信号電圧を供給し、一方、走査ドライバ2は、コントローラ50からの垂直制御信号に基づいて、液晶表示パネル10の各画素100に走査信号を順次印加して選択状態とし、選択された画素電極に信号電圧を印加する。

【0017】また、コントローラ50は、ビデオインターフェース回路40からの水平、垂直同期信号(H、V)に基づいて、クロック信号を含む、水平制御信号、及び、垂直制御信号、を生成し、信号ドライバ20及び走査ドライバ2に各々供給することにより、所定のタイミングで画素電極に信号電圧を印加して、液晶表示パネル10に所望の画像情報を表示させる制御を行う。電源供給回路4は、信号ドライバ20に対して電圧VDD、VSS、VSHを供給するとともに、走査ドライバ2に対して電圧VDD、VSS、VGHを供給する。ここで、各電圧VDD、VSS、VSH、VGHは、従来技術における各電圧と同様である。そして、本実施形態においては、走査信号のローレベル側の信号電圧となる電圧VGLは電源供給回路4から供給されず、下記のチャージポンプ回路1を介して供給される。このチャージポンプ回路1は、後述するように、走査ドライバ2より供給される、垂直制御信号に含まれる垂直制御クロックCKVに基づいて動作し、電圧VDD、VSS、VGHより電圧VGLを生成して、走査ドライバ2に供給する。

【0018】次に、アンプ3は、従来技術と同様に、コントローラ50から供給されるフレームパルスFRP信号に従って極性がフレーム毎に反転するとともに、後述するように、チャージポンプ回路1によって生成された電圧VGLが供給されて、中心電圧VCOMDCが電圧VGLの値に対応して制御された共通電極駆動信号を生成し、液晶表示パネル10の共通電極VCOMに供給する。

【0019】図2は、上記共通電極駆動信号を生成するための構成を示し、図3は、チャージポンプ回路1及び電源供給回路4の回路図の一実施形態を示す。図に示すように、共通電極駆動信号は、コントローラ50から出力されるフレームパルスFRP信号がアンプ3に供給され、アンプ3における増幅回路7によって必要な振幅に増幅され、バイアス電源VDDに接続された可変抵抗R8によって中心電圧(VCOMDC)が調整されるとともに、チャージポンプ回路1によって生成された電圧VGLが抵抗R9を介して接続されることによって、VCOMDC電圧が電圧VGLに対応して設定される。

【0020】次に、チャージポンプ回路1による電圧VGLの生成は、以下のようにして行われる。すなわち、電源供給回路5は、接地電位(0V)に負電極側が接続された個別の電源V1、V2、V3を有し、電圧VDD

は電源V1により供給され、電圧VGHは電源V2により供給され、電圧VSHは電源V3により供給される。そして、チャージポンプ回路1は、3個のコンデンサC1、C2、C3を備え、コンデンサC1は、スイッチSWA1を介して電圧VGHに接続されるとともに、スイッチSWA2を介して電圧VSSに接続され、コンデンサC2は、スイッチSWA3を介して電圧VDDに接続されるとともに、スイッチSWA4を介して電圧VSSに接続される。また、コンデンサC1とスイッチSWA1との接点N1と電圧VSS間にはスイッチSWB1が設けられ、コンデンサC1とスイッチSWA2との接点N2と、コンデンサC2とスイッチSWA3との接点N3との間にはスイッチSWB2が設けられている。さらに、コンデンサC3は、一端が電圧VSSに接続されるとともに、コンデンサC2とスイッチSWA4との接点N4と他端との間にスイッチSWB3が設けられ、コンデンサC3とスイッチSWB3との接点が出力接点Noutとされ、チャージポンプ回路1によって生成された電圧VGLは出力接点Noutより出力される。

【0021】図4は、チャージポンプ回路1の動作を示す状態遷移図である。図に示すように、チャージポンプ回路1における各スイッチSWA1～SWA4及びSWB1～SWB3は、LCDコントローラ50から走査ドライバ2に供給される垂直制御信号中に含まれる垂直制御クロックCKVに同期してON/OFF動作するように制御される。すなわち、図4(a)に示すように、垂直制御クロックCKVがL(ロウレベル)の期間、スイッチSWA1～SWA4はONとなり、スイッチSWB1～SWB3はOFFとなる。このとき、コンデンサC1の両端には電圧VGH及び電圧VSSが印加され、コンデンサC2の両端には電圧VDD及び電圧VSSが印加され、コンデンサC1には電圧VGH-VSS間の電位差に相当する電荷が蓄積され、コンデンサC2には電圧VDD-VSS間の電位差に相当する電荷が蓄積される。

【0022】次に、図4(b)に示すように、垂直制御クロックCKVがH(ハイレベル)の期間、スイッチSWA1～SWA4はOFFとなり、スイッチSWB1～SWB3はONとなる。このとき、コンデンサC1とC2が直列に接続されるとともに、直列接続されたコンデンサC1、C2と出力接点Noutを介して、並列にコンデンサC3が接続される。コンデンサC1、C2は接地電位を有する電圧VSSと出力接点Noutとの間に接続されているため、出力接点Noutから出力される電圧VGLは、コンデンサC1、C2に蓄積された電荷に相当する電圧の総和($VGH+VDD$)を有するとともに極性が反転された、 $-(VGH+VDD)$ の負電圧となる。これらの動作が垂直制御クロックCKVに同期して繰り返される。

【0023】すなわち、チャージポンプ回路1によって

生成される電圧VGLは(2)式で示す値となり、VDDが一定であれば、絶対値はVGHに依存し、逆極性となる。

$$VGL = -(VGH + VDD) \dots\dots (2)$$

一方、前述のように、飛び込み電圧 ΔV は(1)式で表され、その値はゲート電圧VGに比例している。このゲート電圧VGは走査信号の振幅電圧であるから、その値はVGHとVGLの絶対値を合計したものである。しかるに、上記チャージポンプ回路1によって生成された電圧VGLの絶対値は、上記のようにVGHとVDDの合計となるため、ゲート電圧VGは(3)式で示す値となる。

$$VG = 2VGH + VDD \dots\dots (3)$$

従って、ゲート電圧VGはVDDが一定であればVGHに依存することになり、それに伴い、飛び込み電圧 ΔV はVGHに依存することになる。

【0024】これによって、図5に示すように、例えば、VGHの電圧値が初期値V0から増加した場合、

(3)式によってVGが増加し、それによって飛び込み電圧 ΔV が増加し、図8(d)に示す液晶に印加される電圧VLCの平均電圧Vpが低下し、VCOMDC電圧が初期値のまま一定の場合には、VCOMDC電圧と平均電圧Vpとの差分である直流電圧成分VDCが増加する。しかし、

(2)式によって電圧VGLがVGHとは逆方向に変化し、それによってVCOMDC電圧が低下する方向に制御されることにより、VCOMDC電圧と平均電圧Vpとの差分である直流電圧成分VDCが減少する方向に制御される。従って、VCOMDC電圧と電圧VGL間に接続される抵抗R9の値を適当に設定し、VGHに対するVCOMDC電圧の変化特性を、VGHに対するVp電圧の変化特性と同程度になるようにすることによって、VGH電圧の電圧値の変動による、液晶に印加される直流電圧成分VDCの値の変動を抑制することができる。そして、それによって、表示画質の劣化や、液晶の寿命の低下の発生を抑制することができる。

【0025】なお、上記実施形態においては、VCOMDC電圧をチャージポンプ回路1によって生成された電圧VGLによって変化させるようにしたが、本発明はこれに限定されるものではない。要するに、液晶に印加される電圧はRGB反転信号の電圧値と共通電極駆動信号の電圧値との電位差に基づく電圧であるため、上記のように共通電極駆動信号の中心電圧VCOMDCを制御する代わりに、RGB反転信号の中心電圧(直流電圧レベル)をVCOMDC電圧とは逆方向に制御するようにしてもよいことはいうまでもない。この場合の制御は電圧VGHに基づいて行うようにしてもよい。

【0026】また、電圧VGLをチャージポンプ回路1によって生成するようにしたことによって、電源供給回路4に備える電源の数を削減することができるため、電源供給回路の構成を簡略化して回路規模を小型化するこ

とができるとともに、製品コストの削減を図ることができる。

【0027】更に、図3におけるチャージポンプ回路1の各スイッチSWA1～SWA4及びSWB1～SWB3は、具体的には何らかの半導体スイッチ素子により構成されるが、その構成は特に限定されるものではなく、例えば、MOSトランジスタによるスイッチ素子で構成してもよい。また、走査ドライバ2を構成する素子と同様の素子による半導体スイッチ素子で構成するようにしてもよく、その場合には、走査ドライバ2とチャージポンプ回路1を一体に形成するようにしてもよい。一体に形成した場合には、走査ドライバ2内にチャージポンプ回路1を集積化して搭載するため、チャージポンプ回路1の付加による駆動回路の面積の増大を抑制することができる。

【0028】また、図3に示した電源供給回路4やチャージポンプ回路1の回路構成は一例を示すものであって、他の構成を有するものであってもよいことはいうまでもない。要するに、チャージポンプ回路1によってVGLの電圧を生成するようにした場合は、垂直制御クロックCKV等のハイ、ローサイクルに対応して、コンデンサへの充電と、出力接点への出力という一連の動作を順次繰り返し、VGHの電圧に基づいてVGLの電圧を得ることができるように構成されているものであればよい。更に、電源供給回路によってVGL電圧が供給され、チャージポンプ回路によってVGH電圧を生成するように構成したものであってもよい。

【0029】

【発明の効果】請求項1記載の発明によれば、複数の信号ラインおよび複数の走査ラインと、該信号ラインと走査ラインとの交点近傍に薄膜トランジスタを介してマトリックス状に配置された画素電極と、該画素電極に対向する共通電極と、該画素電極と共通電極間に挟持された液晶よりなる液晶表示画素とを備えるを備える液晶表示パネルと、走査ラインに走査信号を供給し、信号ラインに映像信号に基づく表示信号を印加する表示駆動手段と、共通電極に共通電極駆動信号を印加する共通電極駆動手段と、複数の電源を備え、少なくとも前記走査信号における一方の信号レベルを設定するための第1の電圧を含む複数の電圧を前記表示駆動手段に供給する電源供給手段と、前記電源供給手段より供給される複数の電圧の、前記第1の電圧を含む一部の電圧を供給されて、前記走査信号における他方の信号レベルを設定するための第2の電圧を生成し、前記表示駆動手段に供給する電圧生成手段と、前記共通電極駆動信号の直流電圧レベル、又は前記表示信号の直流電圧レベル、の何れか一方を、前記第1の電圧に基づいて所定量変化させる駆動信号制御手段とを有していることにより、走査信号電圧振幅が前記第1の電圧に基づいて設定され、該走査信号電圧振幅に応じて変化する液晶印加電圧における飛び込み電圧

△Vに対応して、前記共通電極駆動信号又は前記表示信号の直流電圧レベルを変化させることができるため、前記第1の電圧の変動によらず表示画質を良好に保持することができるとともに、前記電源供給手段が備える電源の数を削減して、回路規模を小型化することができる。

【0030】請求項2記載の発明によれば、共通電極駆動信号の直流電圧レベル又は前記表示信号の直流電圧レベルを、前記液晶表示画素に印加される電圧波形の非対象性に基づいて液晶に印加される直流電圧を減少させる方向に変化させることができるため、前記第1の電圧の変動によらず、液晶に印加される直流電圧を常に低減することができる。請求項3記載の発明によれば、前記第2の電圧は、前記電圧生成手段において、絶対値が前記第1の電圧の値を含み、第1の電圧の極性に対し逆の極性を有する電圧として生成されるため、走査信号の振幅電圧が第1の電圧に基づいて設定されるようにすることができる。

【0031】請求項4記載の発明によれば、前記第1の電圧は、走査信号におけるハイレベル側の電圧であり、前記第2の電圧は走査信号におけるロウレベル側の電圧であるので、走査信号の振幅電圧を第1の電圧に基づいて設定することができる。請求項5又は6記載の発明によれば、前記電圧生成手段は、複数のコンデンサにより構成される電荷蓄積手段と、複数のスイッチ手段とを有するチャージポンプ回路により構成されることにより、前記電源供給手段が備える電源の数を削減することができるとともに、該スイッチ手段を電界効果型トランジスタにより構成することができるので、表示駆動手段や液晶表示パネルと同一の工程により形成することができる。請求項7記載の発明によれば、前記電圧生成手段は、駆動素子と一体に形成することができるので、小型集積化して構成することができる。

【図面の簡単な説明】

【図1】本発明の実施形態に係わる液晶表示装置の構成を示す概略構成図である。

【図2】一実施形態に係わる液晶表示装置に適用される、共通電極駆動信号生成のための構成を示す構成図である。

【図3】一実施形態に係る液晶表示装置に適用される、電源供給回路及びチャージポンプ回路の具体構成例を示す回路図である。

【図4】一実施形態に係る液晶表示装置に適用されるチャージポンプ回路の動作を示す状態遷移図である。

【図5】一実施形態に係る液晶表示装置における、VGH電圧と液晶印加電圧における各電圧との関係を示す図である。

【図6】従来技術における液晶表示装置の構成を示す概略構成図である。

【図7】従来技術における液晶表示装置に適用される、共通電極駆動信号生成のための構成を示す構成図であ

る。

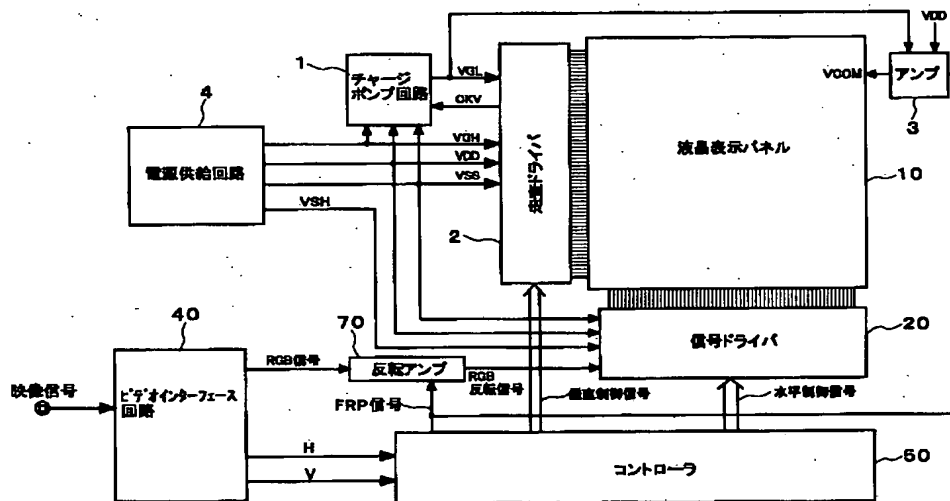
【図8】液晶表示パネルの画素に印加される電圧波形を示す図である。

【符号の説明】

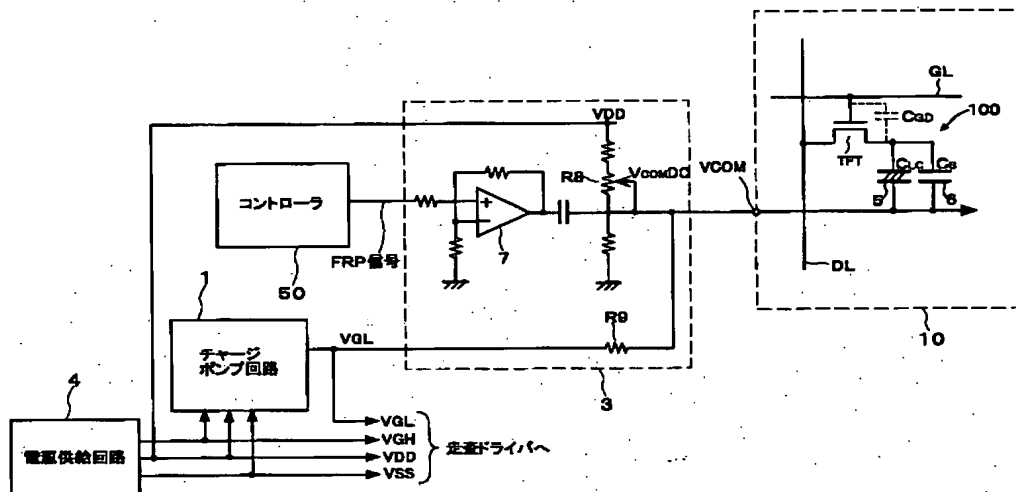
- 1 チャージポンプ回路
2, 30 走査ドライバ
3, 80 アンプ
4, 60 電源供給回路

- 5 対向電極
6 補助容量電極
7 増幅器
R 8 可変抵抗
R 9 抵抗
10 液晶表示パネル
50 コントローラ

【図1】



【図2】



【図5】

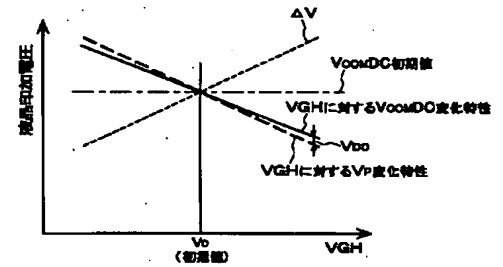


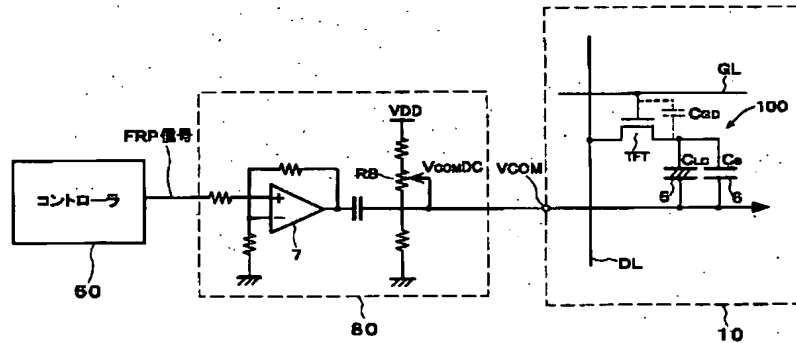
Figure 10 consists of two circuit diagrams, (a) and (b), illustrating the effect of CKV on the output voltage. Both diagrams show a network of access transistors (SWA1-SWA4) and storage capacitors (C1, C2, C3) connected to VGH, VDD, and the output node Nout.

(a) CKV=L: In this configuration, the output voltage is pulled down to VDD by a switch SWB3. The access transistors SWA1, SWA2, and SWA3 are ON, while SWA4 is OFF. The storage capacitors C1 and C2 are connected to VGH and VDD, respectively. The output node Nout is connected to VDD through SWB3.

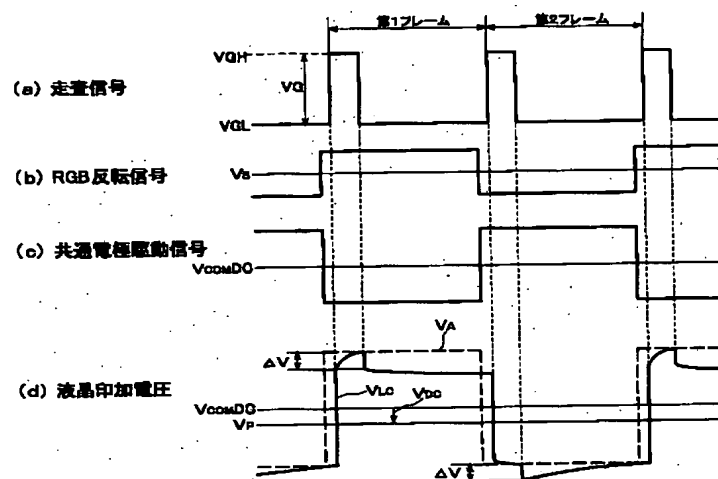
(b) CKV=H: In this configuration, the output voltage is pulled up to VGH by a switch SWB1. The access transistors SWA1, SWA2, and SWA3 are OFF, while SWA4 is ON. The storage capacitors C1 and C2 are connected to VGH and VDD, respectively. The output node Nout is connected to VGH through SWB1.

Figure 1 is a block diagram of a liquid crystal display system. The system includes a power supply circuit (60) providing VGL, VGH, VDD, VSS, and VSH signals. A video interface circuit (40) receives a video signal and outputs RGB signals to an inverting amplifier (70) and a signal driver (20). The inverting amplifier (70) outputs an inverted RGB signal to the signal driver (20) and an FRP signal to the controller (50). The controller (50) outputs H and V signals to the signal driver (20) and a horizontal synchronization signal to the panel (10). The panel (10) also receives a vertical synchronization signal from the controller (50). The panel (10) is connected to a voltage divider (30) and an amplifier (80) which outputs VDD to the panel.

【図7】



【図8】



フロントページの続き

(51) Int. Cl. 7

H04N 5/66

識別記号

102

FI

H04N 5/66

ターマコード (参考)

102B

Fターム(参考) 2H093 NA16 NC03 NC18 NC22 NC23

NC26 NC58 NC67 NC90 ND35

ND58 NE07

5C006 AA11 AC11 AC22 AC28 AF44

AF51 AF52 AF54 AF64 BB16

BC06 BF25 BF37 BF42 FA26

FA33

5C058 AA06 BA35 BB25

5C080 AA10 BB05 DD29 EE25 FF11

GG02 GG08 JJ02 JJ03 JJ04

JJ05